

8 位微控制器

HR6P67

数据手册

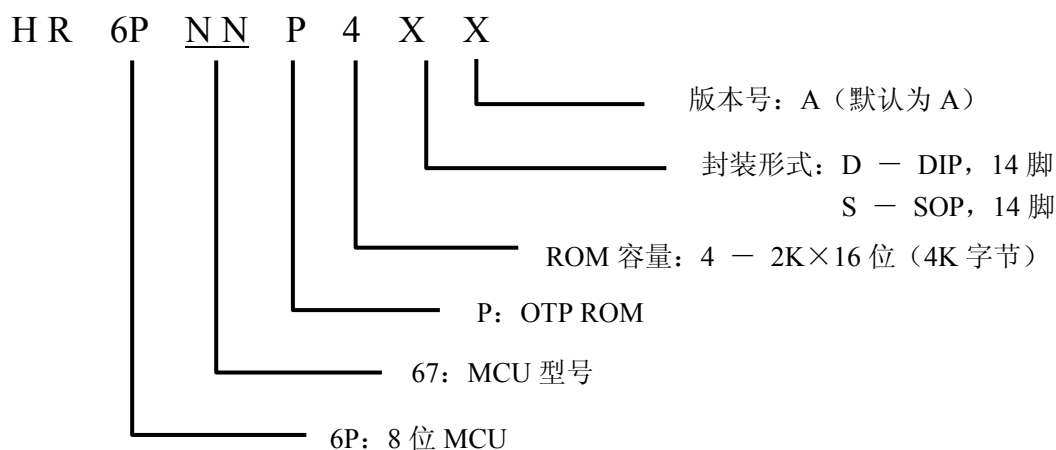
- 产品简介
- 数据手册（简化资料）
- 产品规格（详尽资料）

上海海尔集成电路有限公司

2008 年 4 月 15 日

产品订购信息

型号	ROM	RAM	封装
HR6P67P4D	2K×16 位	64×8 位	DIP14
HR6P67P4S			SOP14



地址: 中国上海市中山南二路 1089 号徐汇苑大厦 15 楼

邮编: 200030

E-mail: sales@ichaier.com, fae@ichaier.com

电话: +86-21-64572211

传真: +86-21-64572618

网址: <http://www.ichaier.com/>

版权所有

上海海尔集成电路有限公司

本数据手册的信息在发行时是经过核实并且尽最大努力使之精确的。上海海尔集成电路有限公司不为由于使用本数据手册而可能带来的风险或后果负责。规格中的实例仅作为说明用途, 上海海尔集成电路有限公司不担保或确认这些实例是合适的、不需进一步修改的、或推荐使用的。上海海尔集成电路有限公司保留不需要通知本数据手册读者而修改自己产品的权利。如需得到最新的产品信息, 请随时用上述联系方式与上海海尔集成电路有限公司联系。

目 录

1. 芯片概述.....	4
2. 芯片特性.....	4
3.1 结构框图.....	6
3.2 芯片管脚图.....	6
3.3 芯片管脚说明.....	7
4. 存储器.....	8
4.1 程序存储器.....	8
4.2 数据存储器.....	8
5. 定时器/计数器.....	10
5.1 TIMER0 模块.....	10
5.2 TIMER1 模块.....	10
6. 模/数转换器ADC 模块.....	10
7. 指令集系统.....	11
8. CPU特性.....	13
8.1 低功耗休眠IDLE状态.....	13
8.2 中断逻辑.....	13
8.3 复位.....	14
9. DC参数特性.....	15
10. AC参数特性.....	21
10.1 输入输出AC特性.....	21
10.2 计数器外部输入时钟AC特性.....	21
10.3 ADC交流特性.....	22
11. 芯片封装.....	23

1. 芯片概述

本芯片内核采用两级流水线，是哈佛型结构的精简指令CPU。在这种结构中，程序和数据存取的总线是相互独立的。指令存储体数据字宽为16位，大多数指令能在一个机器周期内，执行完毕，所有指令都是单字指令。指令集为48条，编码效率高，容易进行指令扩展。芯片集成了众多片内外设，如：模拟/数字转换电路，硬件看门狗，一个8位定时/计数器，一个16位定时/计数器，一个模拟比较器和参考电压模块，低电压检测及低电压复位模块。

通用数据寄存器采用单端口、异步低功耗SRAM，存储深度为64×8位。程序存储器存储深度为2K×16位。

2. 芯片特性

◆ CPU

- ◇ 高性能的RISC CPU内核
- ◇ 仅48条精简指令
- ◇ 支持中断处理，13个中断源

◆ 指令

- ◇ 工作频率为DC ~ 16MHz，一个机器周期为4个时钟周期
- ◇ 部分程序跳转指令需要两个机器周期，其余指令都是一个机器周期

◆ 存储器

- ◇ 8级硬件堆栈结构
- ◇ 直接、间接和相对寻址三种方式
- ◇ 2K×16位的程序存储器
- ◇ 128 字节的数据存储器，分为存储体组0和存储体组1两个存储体组
- ◇ 复位向量位于0000_H，中断向量位于0004_H、000D_H和0021_H

◆ 特殊功能

- ◇ 内嵌上电复位电路
- ◇ 低电压检测及低电压复位模块LVD&BOR
- ◇ 支持硬件看门狗
- ◇ 支持编程代码保护
- ◇ 低功耗休眠方式

◆ 设计及工艺

- ◇ 完全静态设计
- ◇ 低功耗、高速OTP CMOS工艺
- ◇ 14个管脚，采用SOP/DIP封装

◆ 定时器/计数器

- ◇ TIMER0：带有8位预分频器的8位定时器/计数器
- ◇ TIMER1：带有预分频器和门输入控制的16位定时器/计数器

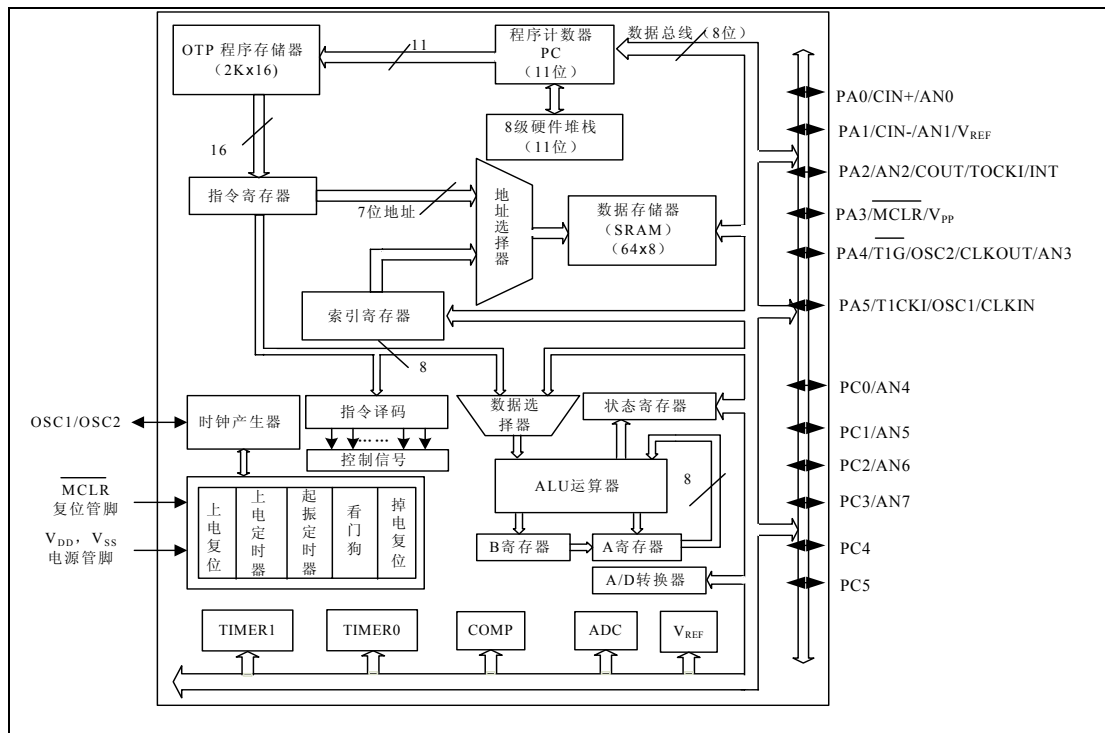
◆ 其他外设

- ◇ ADC: 8通道10位模拟/数字转换器
- ◇ 一个模拟比较器和参考电压模块
- ◇ 内部 4MHz 系统时钟

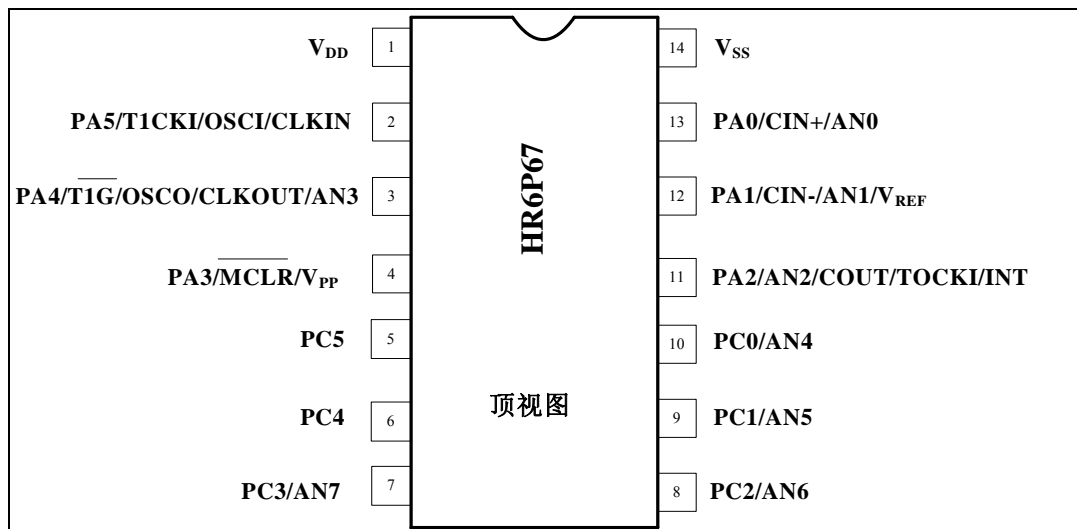
◆ 工作条件

- ◇ 工作电压范围: 3.5V ~ 5.5V
- ◇ 工作温度范围: -40 ~ 85°C

3.1 结构框图



3.2 芯片管脚图



3.3 芯片管脚说明

管脚号	管脚名	I/O	缓冲器类型	管脚说明
1	V _{DD}	P		电源
2	PA5/T1CKI/OSCI/ CLKIN	I/O	TTL SMT	双向输入输出端口, TIMER1 外部时钟输入端口, 振荡器时钟输入端口。可编程独立控制使能弱上拉与端口电平变化中断。
3	PA4/ $\overline{T1G}$ /OSCO/ CLKOUT/AN3	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 3 端口, TIMER1 门输入端口, 振荡器时钟输出端口。可编程独立控制使能弱上拉与端口电平变化中断。
4	PA3/ \overline{MCLR} /V _{PP}	I	TTL SMT	PA3 单向输入端口, 复用主复位和编程高压。可编程独立控制使能端口电平变化中断。
5	PC5	I/O	TTL SMT	双向输入输出端口。
6	PC4	I/O	TTL SMT	双向输入输出端口。
7	PC3/AN7	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 7 端口。
8	PC2/AN6	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 6 端口。
9	PC1/AN5	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 5 端口。
10	PC0/AN4	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 4 端口。
11	PA2/AN2/COU _T / TOCKI/INT	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 2 端口, 比较器结果输出端口, TIMER0 外部时钟输入端口, 外部中断输入端口。可编程独立控制使能弱上拉与端口电平变化中断。
12	PA1/CIN ⁻ /AN1/V _{REF}	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 1 端口, 比较器输入端口, A/D 外部参考电压输入端口。可编程独立控制使能弱上拉与端口电平变化中断。
13	PA0/CIN ⁺ /AN0	I/O	TTL SMT	双向输入输出端口, ADC 模拟输入通道 0, 比较器输入端口。可编程独立控制使能弱上拉与端口电平变化中断。
14	V _{SS}	P	—	地, 0V 参考点。

注: I = 输入, O = 输出, P = 电源/地, TTL = TTL 输入, SMT = 施密特触发器输入。

4. 存储器

存储器由数据存储器 and 程序存储器组成，数据存储器与程序存储器相互独立。其中程序存储器为 2K×16 位 OTP 存储器；数据存储器分为两部分，特殊功能寄存器与通用数据寄存器，共 128×8 位，其中特殊功能寄存器为 64×8 位，通用数据寄存器为 64×8 位。通用数据寄存器采用单端口、异步低功耗 SRAM 实现。

4.1 程序存储器

本芯片的程序计数器 PC 为 11 位字宽，可寻址空间为 2K，地址范围为 0000_H ~ 07FF_H，寻址超出 07FF_H 就会导致循环。复位向量位于 0000_H，中断向量入口地址位于 0004_H、000D_H 和 0021_H。

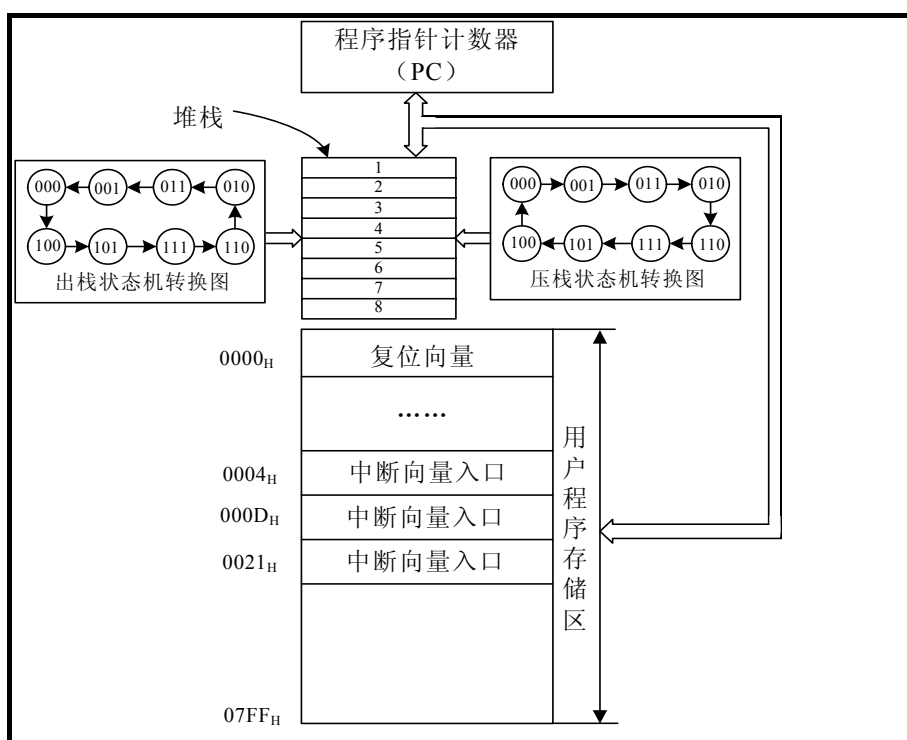


图 4.1 程序存储器映射和堆栈示意图

4.2 数据存储器

数据存储器按照功能划分为通用数据寄存器（64 字节）和特殊功能寄存器（64 字节）；数据存储器分为两个存储体组，每个存储体组包括 96 个字节的存储空间，其中含有 64 字节通用数据寄存器存储空间和 32 字节特殊功能寄存器存储空间。存储体组 1 的 64 字节通用数据寄存器存储空间和存储体组 0 的 64 字节通用数据寄存器存储空间被映射到相同的通用数据寄存器单元。两组存储体组的选择是通过状态寄存器 STATUS 的 RP0 来实现。数据存储器的地址映射分配参见表 5.1。

数据存储器的寻址可以采用直接寻址和间接寻址。直接寻址可通过状态寄存器 STATUS 的 RP0 位来选择不同的存储体组，再通过指令码中的操作数直接寻址；间接寻址是通过索引寄存器 FSR 来寻址，即 FSR 内保存的数据为被间接寻址寄存器的地址，而被间接寻址的寄存

器数据通过对INDF的读写操作获得。

地址	寄存器名称	地址	寄存器名称
00 _H	INDF	80 _H	INDF
01 _H	TIMER0	81 _H	OPTION_REG
02 _H	PCL	82 _H	PCL
03 _H	STATUS	83 _H	STATUS
04 _H	FSR	84 _H	FSR
05 _H	PA	85 _H	PACTR
06 _H	未用	86 _H	未用
07 _H	PC	87 _H	PCCTR
08 _H	未用	88 _H	未用
09 _H	未用	89 _H	未用
0A _H	PCLATH	8A _H	PCLATH
0B _H	INTCON	8B _H	INTCON
0C _H	PIR1	8C _H	PIE1
0D _H	未用	8D _H	未用
0E _H	TIMER1L	8E _H	PCON
0F _H	TIMER1H	8F _H	INTCTR
10 _H	TICON	90 _H	OSCCAL
11 _H	未用	91 _H	ANSEL
12 _H	未用	92 _H	未用
13 _H	未用	93 _H	MCON
14 _H	未用	94 _H	未用
15 _H	未用	95 _H	WPUA
16 _H	未用	96 _H	IOCA
17 _H	未用	97 _H	BORPR
18 _H	未用	98 _H	BORCON
19 _H	CMCON	99 _H	VRCON
1A _H	未用	9A _H	未用
1B _H	未用	9B _H	未用
1C _H	未用	9C _H	未用
1D _H	未用	9D _H	未用
1E _H	ADRESH	9E _H	ADRESL
1F _H	ADCON0	9F _H	ADCON1
20 _H ~ 5F _H	通用数据寄存器区	A0 _H ~ DF _H	映射到 20 _H ~ 5F _H

表 4.1 数据存储器的地址分配表

5. 定时器/计数器

5.1 TIMER0 模块

TIMER0 是一个 8 位可读写的定时器/计数器, CPU 可对 TIMER0 寄存器进行读写操作。TIMER0 与 WDT 共用一个 8 位的可编程预分频器。TIMER0 的计数值存放在 TIMER0 寄存器中, 休眠模式下将停止计数。TIMER0 的递增可由内部或外部的时钟来触发。

通常情况下, 使用内部时钟时称之为定时器模式 (Timer Mode), 使用外部时钟时称为计数器模式 (Counter Mode)。选择外部时钟时, 计数时钟的边沿可进行选择。

5.2 TIMER1 模块

TIMER1 是一个 16 位的定时器/计数器, 由两个 8 位可读写的寄存器 (TIMER1H 和 TIMER1L) 组成。CPU 可对 TIMER1 寄存器 (TIMER1H 和 TIMER1L) 进行读写操作。TIMER1 寄存器的计数值从 0000_H 递增到 FFFF_H, 然后再回到 0000_H。

6. 模/数转换器 ADC 模块

本芯片带有一个 10 位 A/D 转换模块, 此模块能将一个模拟信号转换成相对应的 10 位数据, 故 AD 转换结果需两个寄存器 (ADRESH、ADRESL) 保存。芯片有 8 个 A/D 通道模拟输入端。

7. 指令集系统

HR6P67 提供了 48 条精简指令。汇编指令只是为了方便程序设计者使用，因此指令名称大多是由指令功能的英文缩写所组成的。这些指令所组成的程序经过编译器的编译与连接后，会被转换为相对应的指令码。转换后的指令码可以分为操作码（OP Code）与操作数（Operand）两个部分。操作码部分对应到指令本身。HR6P67 中的每一条指令宽度都是 16 位，指的就是操作码加上操作数后的位宽度，也就是指令码宽度为 16 位。

除了部分条件跳转与控制流程的指令需要两个机器周期来完成，包括 MUL、CALL、GOTO、RET、RETIE、RETIA、LCALL、JUMP 以及条件满足时的 JBS 和 JBC 指令，其他指令的执行都是在一个机器周期中完成。。单片机运行在 4MHz 振荡时钟时，一个机器周期的时间为 1 μ s。

下表为 HR6P67 的指令集。

指令	指令码	状态位	说明
ADD R, F	s1 1010 11 frrr rrrr	C, DC, Z	将 A 和 R 相加
AND R, F	s1 1010 01 frrr rrrr	Z	A 和 R “与” 操作
CLR R	s1 1011 01 1fff rrrr	Z	对 R 清 0
CLRA	s1 1011 01 0000 0011	Z	对 A 清 0
COM R, F	s1 1001 01 frrr rrrr	Z	求 R 的补码
DEC R, F	s1 1011 11 frrr rrrr	Z	R 减 1 操作
JDEC R, F	s1 1001 11 frrr rrrr		R 减 1 操作，若为 0 跳
INC R, F	s1 1001 10 frrr rrrr	Z	R 加 1 操作
JINC R, F	s1 1000 11 frrr rrrr		R 加 1 操作，若为 0 跳
IOR R, F	s1 1010 00 frrr rrrr	Z	A 与 R 或
MOV R, F	s1 1001 00 frrr rrrr	Z	传送 R
MOVA R	s1 1011 00 1fff rrrr		将 A 送至 R
NOP	s1 1011 00 0xx0 0000		空操作
RL R, F	s1 1000 01 frrr rrrr	C	R 寄存器带进位左循环
RR R, F	s1 1000 00 frrr rrrr	C	R 寄存器带进位右循环
SUB R, F	s1 1011 10 frrr rrrr	C, DC, Z	R 减 A
SWAP R, F	s1 1000 10 frrr rrrr		R 半字节交换
XOR R, F	s1 1010 10 frrr rrrr	Z	A 与 R 异或
NOP2	s1 111x xx xxxx xxxx		空操作
NOP3	s0 0000 0x xxxx xxxx		空操作
DAW	s0 0001 00 xxxx xxxx	C, DC, Z	对 A 进行 BCD 码调整
DAR R, F	s0 0001 01 frrr rrrr	C, DC, Z	对 R 进行 BCD 码调整

【续】

指令	指令码	状态位	说明
ADDC R, F	1 1101 0x frrr rrrr	C, DC, Z	带进位加
SUBC R, F	1 1101 1x frrr rrrr	C, DC, Z	带借位减
MOVAB F	1 1100 1x fxxx xxxx		B 与 A 传送
MUL R, F	1 1100 01 frrr rrrr	Z	R 与 A 相乘
BCC R, B	1 0011 bb brrr rrrr		清 R 的第 bbb 位
BSS R, B	1 0010 bb brrr rrrr		置 R 的第 bbb 位
JBC R, B	1 0001 bb brrr rrrr		测试 R 的第 bbb 位, 为 0 跳
JBS R, B	1 0000 bb brrr rrrr		测试 R 的第 bbb 位, 为 1 跳
ADDI I	1 0100 1x iiii iiii	C, DC, Z	立即数加 A
ANDI I	1 0101 01 iiii iiii	Z	立即数与 A 相“与”
CALL I	0 001i ii iiii iiii		调用子程序
CWDT	1 1011 00 0110 0100		看门狗清 0
GOTO I	0 010i ii iiii iiii		跳转
IORI I	1 0101 00 iiii iiii	Z	立即数与 A 或
MOVI I	1 0111 xx iiii iiii		立即数移至 A
RETIE	1 1011 00 0000 1001		中断返回
RETIA I	1 0110 xx iiii iiii		立即数送 A 子程序返回
RET	1 1011 00 0000 1000		从子程序返回
IDLE	1 1011 00 0110 0011		进入休眠状态
SUBI I	1 0100 0x iiii iiii	C, DC, Z	立即数减 A
XORI I	1 0101 10 iiii iiii	Z	立即数与 A 相异或
ADDCI I	0 0000 10 iiii iiii	C, DC, Z	立即数带进位加
SUBCI I	0 0000 11 iiii iiii	C, DC, Z	立即数带借位减
LCALL I	0 1iii ii iiii iiii		长地址调用子程序
JUMP I	1 1100 00 iiii iiii		短地址跳转
MULI I	0 0001 1x iiii iiii	Z	立即数乘法

注 1: x—任意, i—立即数, r—寄存器, b—某位, f—标志位, A—寄存器 A, B—寄存器 B, R—寄存器 R。

注 2: 灰色部分为不建议使用的指令。

8. CPU 特性

8.1 低功耗休眠 IDLE 状态

软件通过执行一条指令 IDLE，即可进入休眠状态。进入休眠状态之后，主时钟停止晶振，所有 I/O 端口将保持进入 IDLE 前的状态。

芯片可通过以下事件把处理机从休眠状态唤醒：

- ◆ 在 $\overline{\text{MCLR}}$ 管脚上施加一个有效低电平
- ◆ PA 口电平改变引起中断
- ◆ 在异步计数器方式下的 TIMER1 溢出中断
- ◆ PA2/INT 信号沿跳变中断
- ◆ WDT 计数溢出
- ◆ 比较器比较中断
- ◆ 当选用 RC 时钟作为 AD 转换时钟时，AD 转换中断可以唤醒 IDLE

8.2 中断逻辑

HR6P67 共有 13 个中断源，其中断向量都位于 0004_H、000D_H和 0021_H，通过中断子程序中判断各中断源的中断标志位及中断使能位可判断是由哪个中断源引起的中断，从而执行相应的中断服务子程序。

中断现场保护是中断程序中一个很重要的组成部分。由于指令系统中没有 PUSH(压栈)和 POP(出栈)指令，所以只能用其他指令实现数据保存。通常需要保存的数据包括：工作寄存器 A，状态寄存器 STATUS 和需要保存的用户数据寄存器。

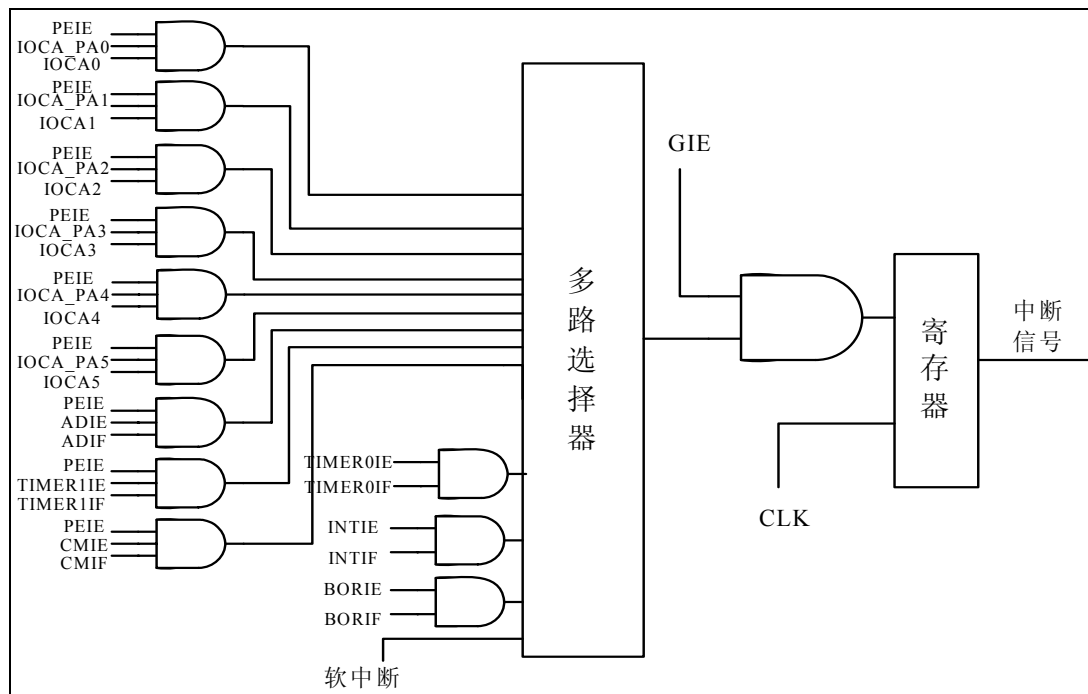


图 8.1 中断逻辑

8.3 复位

- ◆ 上电复位 POR
- ◆ 低电压复位 BOR
- ◆ 正常运行时通过外部端口 $\overline{\text{MCLR}}$ 加低电平复位
- ◆ 在 WDT 使能的运行状态下看门狗 WDT 超时复位

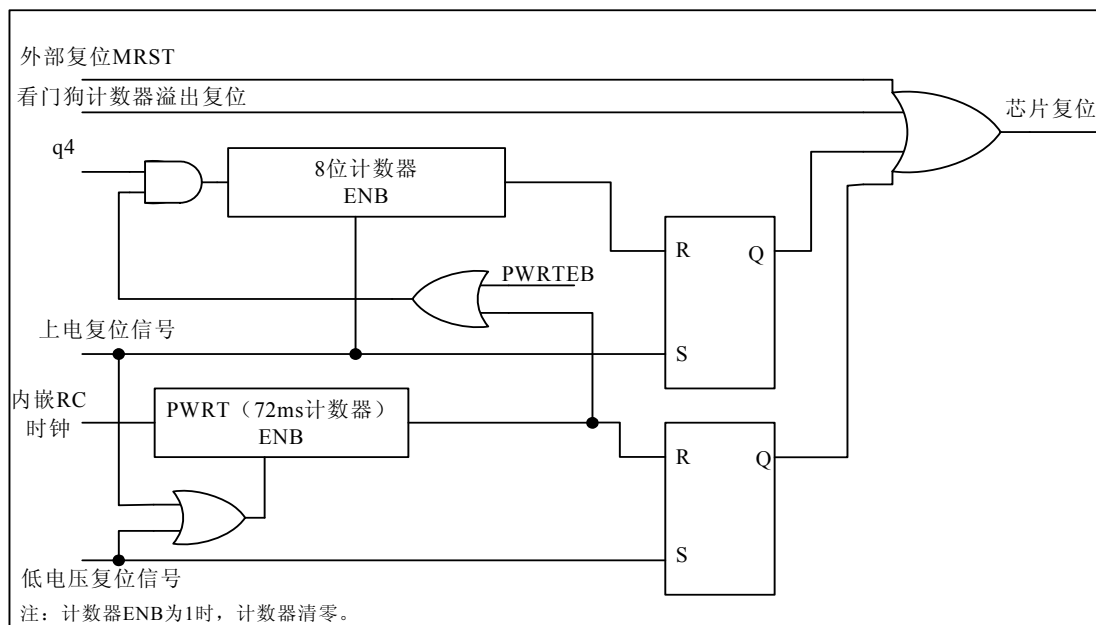


图 8.2 芯片复位逻辑原理图

9. DC 参数特性

◆ 最大标称值 ($V_{SS} = 0V$)

参数	符号	条件	标称值	单位
电源电压	V_{DD}	—	-0.3 ~ 7.5	V
输入电压	V_{IN}	—	-0.3 ~ $V_{DD} + 0.3$	V
输出电压	V_{OUT}	—	-0.3 ~ $V_{DD} + 0.3$	V
存储温度	Tstg	—	-55 ~ 125	°C
操作温度	Topr	$V_{DD}: 3.5 \sim 5.5V$	-40 ~ 85	°C

◆ 芯片直流特性表

◇ 芯片功耗特性参数表

芯片工作温度范围: -40°C ~ 85°C						
参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	V_{DD}	3.5	5	5.5	V	全 V_{DD} 范围
芯片静态电流	I_{dd}	—	—	200	μA	上电复位, $V_{DD} = 5V$, 所有的I/O输入高电平, $MCLR = 0$, OSC1高电平, OSC2 不接负载。
休眠模式下芯片电流	I_{pd}	—	—	10.0	mA	$V_{DD} = 5V$, 进入休眠模式。
正常运行模式芯片电流	I_{op}	—	—	20.0	mA	$V_{DD} = 5V$, 正常运行模式, 4MHz时钟输入, 输出I/O端口不接负载。
V_{DD} 管脚的最大输入电流	I_{MDD}	—	150	—	mA	$V_{DD} = 5V$
V_{SS} 管脚的最大输出电流	I_{MSS}	—	200	—	mA	$V_{DD} = 5V$
输出电流 (每个端口)	I_O	—	35	—	mA	$V_{DD} = 5V$

◇ 芯片输入端口特性表

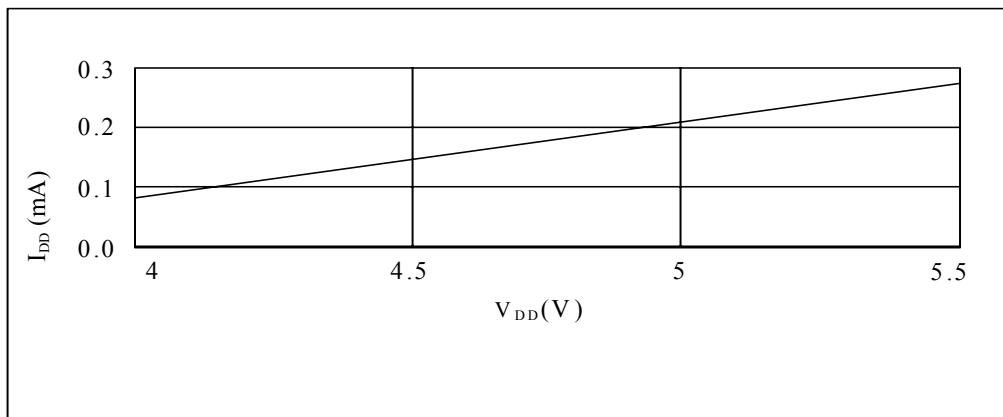
芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口输入高电平 (有施密特输入特性)	V _{ih}	2.0	—	V _{DD}	V	3.5V ≤ V _{DD} ≤ 5.5V
主复位信号 MCLR 输入高电平 (有施密特输入特性)		0.8V _{DD}	—	V _{DD}	V	
I/O 端口输入低电平	V _{il}	V _{SS}	—	0.8	V	
主复位信号 MCLR 输入低电平		V _{SS}	—	0.2V _{DD}	V	
I/O 端口输入漏电流	I _{il}	—	—	±1	μA	3.5V ≤ V _{DD} ≤ 5.5V V _{SS} ≤ V _{pin} ≤ V _{DD} (管脚处于高阻状态)
主复位信号 MCLR 漏电流		—	—	5	μA	V _{SS} ≤ V _{pin} ≤ V _{DD}
PA 口输入弱上拉电流	I _{purA}	40	80	120	μA	3.5V ≤ V _{DD} ≤ 5.5V V _{pin} = V _{SS}

◇ 芯片输出特性参数表

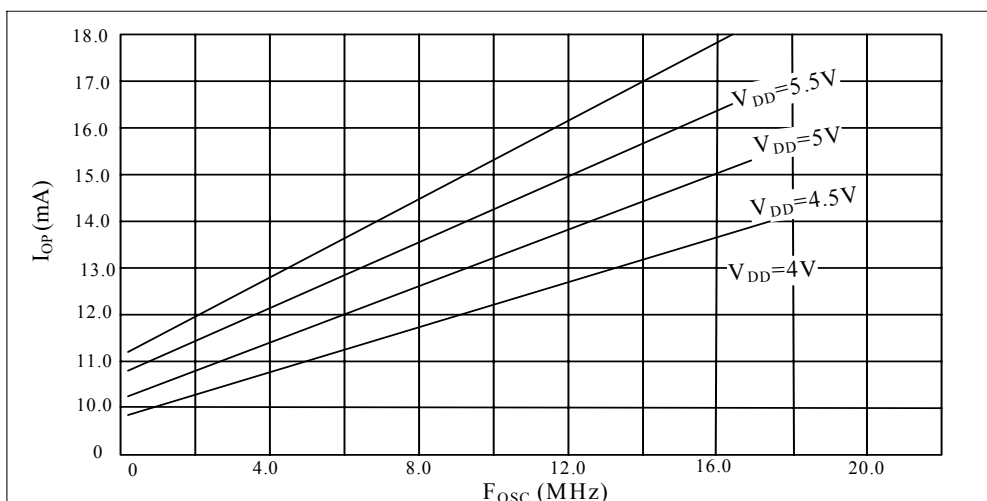
芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口输出高电平	V _{oh}	V _{DD} -0.7	—	—	V	3.5V ≤ V _{DD} ≤ 5.5V I _{oh} = -3.0mA
I/O 端口输出低电平	V _{ol}	—	—	0.6	V	3.5V ≤ V _{DD} ≤ 5.5V I _{oh} = -8.5mA

◆ 芯片直流特性图

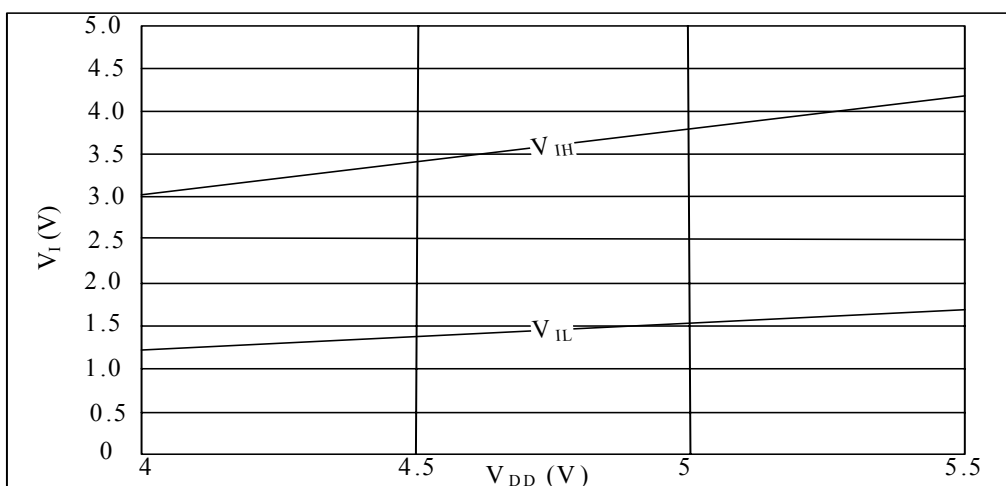
◇ 芯片静态电流随芯片电压变化图（室温 25℃）



◇ 正常运行模式下芯片电流随时钟频率变化图（室温 25℃）

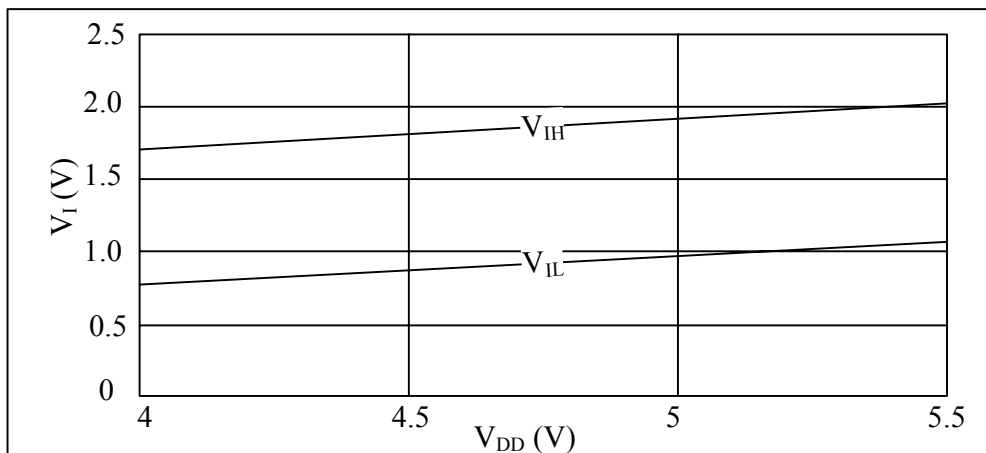


◇ 外部复位信号输入特性（室温 25℃）

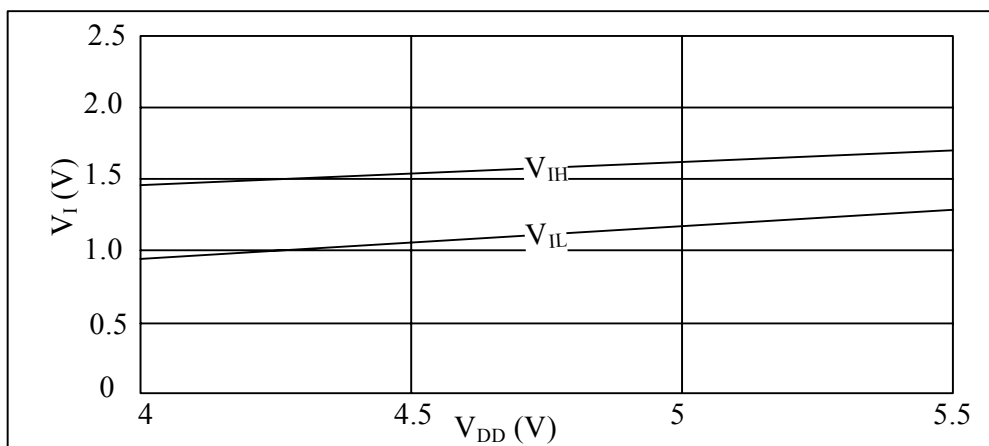


◇ IO 端口信号输入特性

A: PA 端口输入特性 (室温 25°C)

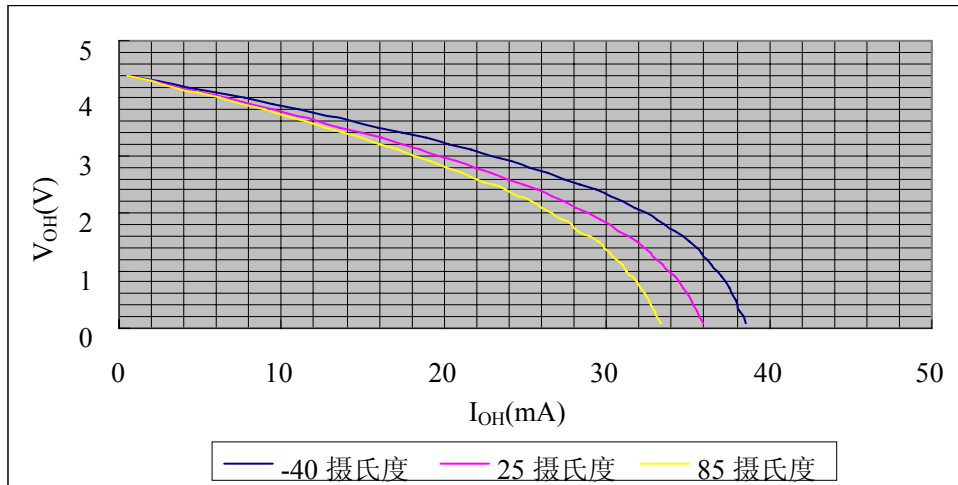


B: PC 端口输入特性 (室温 25°C)

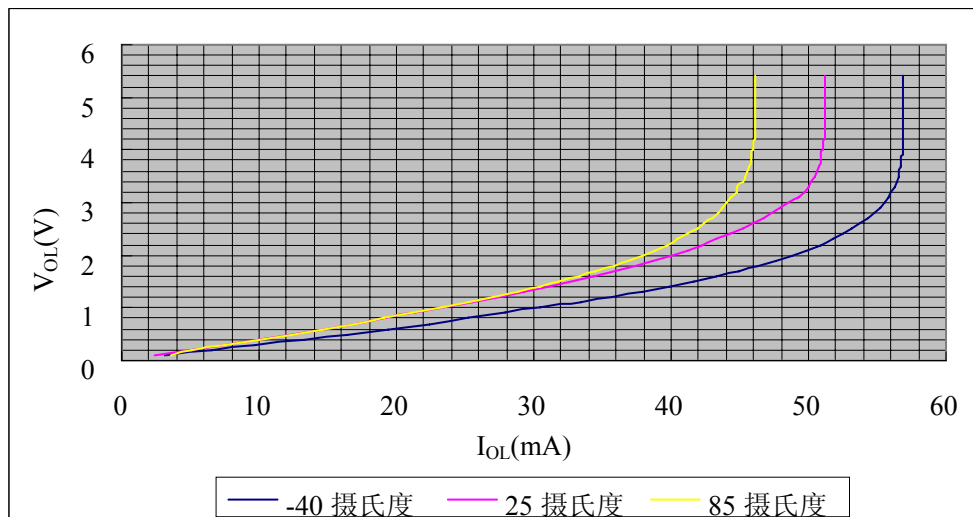


◇ IO 端口输出特性

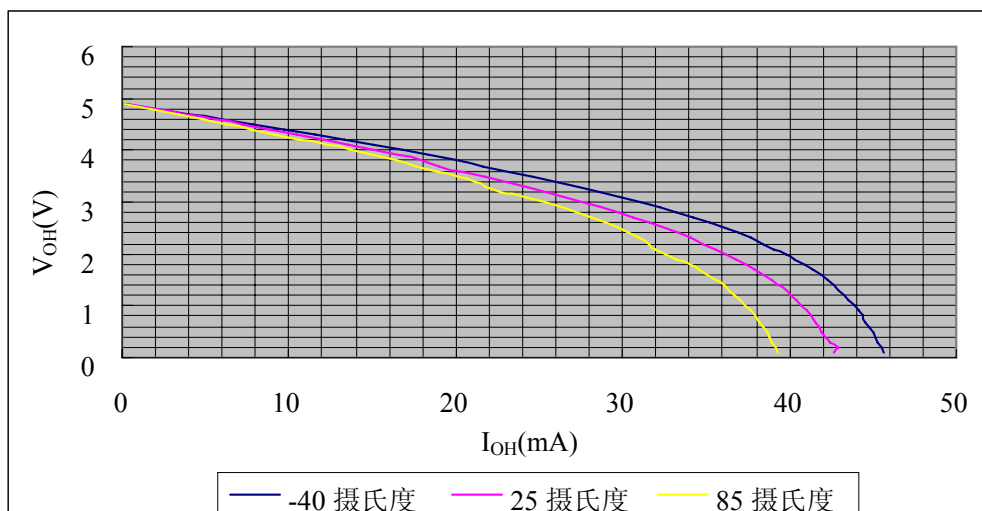
A: V_{OH} vs. I_{OH} @ $V_{DD} = 5.5V$



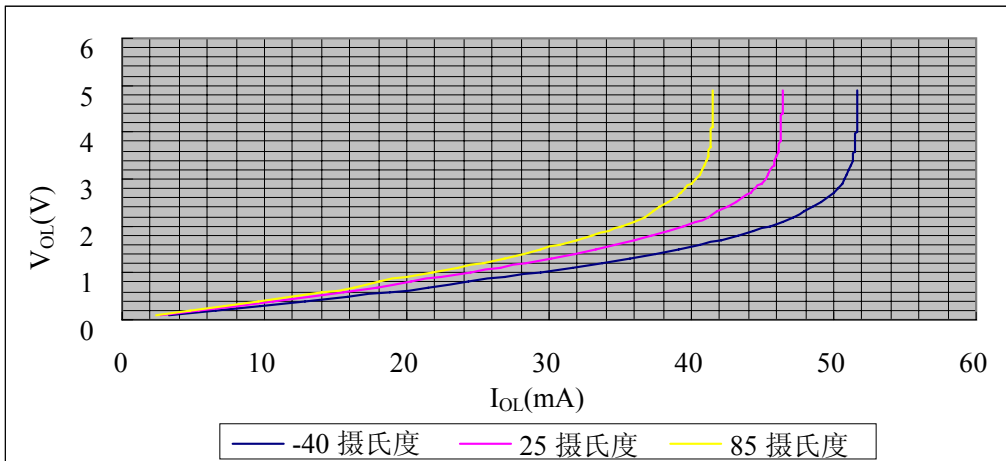
B: V_{OL} vs. I_{OL} @ $V_{DD} = 5.5V$



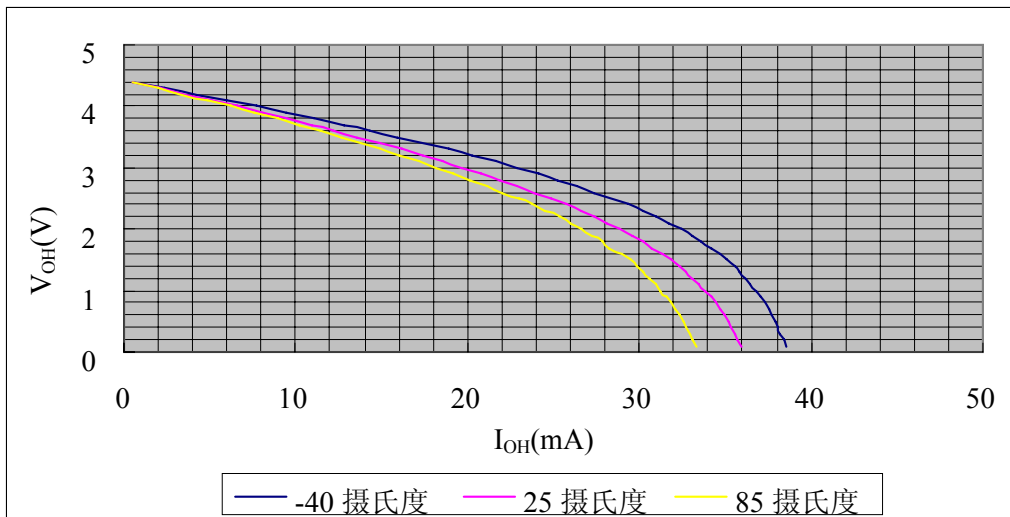
C: V_{OH} vs. I_{OH} @ $V_{DD} = 5.0V$



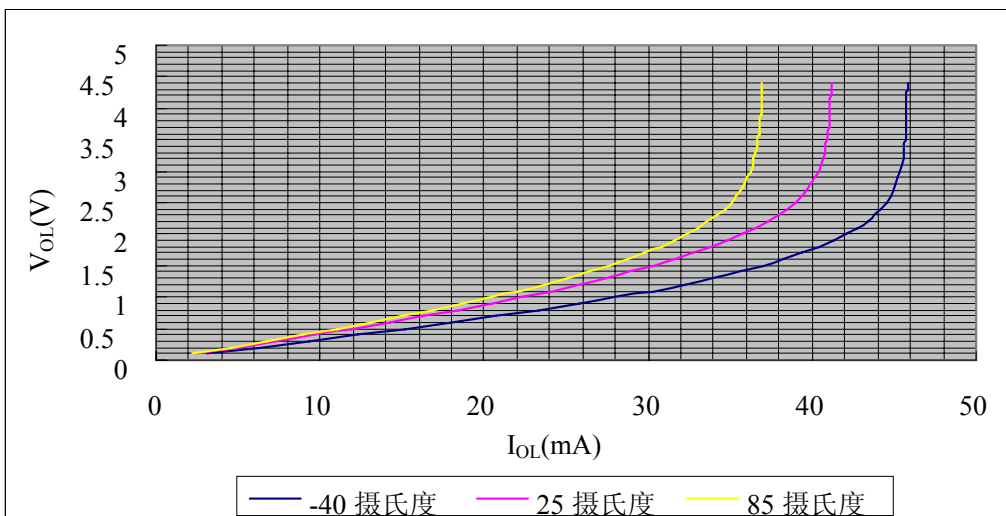
D: V_{OL} vs. I_{OL} @ $V_{DD} = 5.0V$



E: V_{OH} vs. I_{OH} @ $V_{DD} = 4.5V$

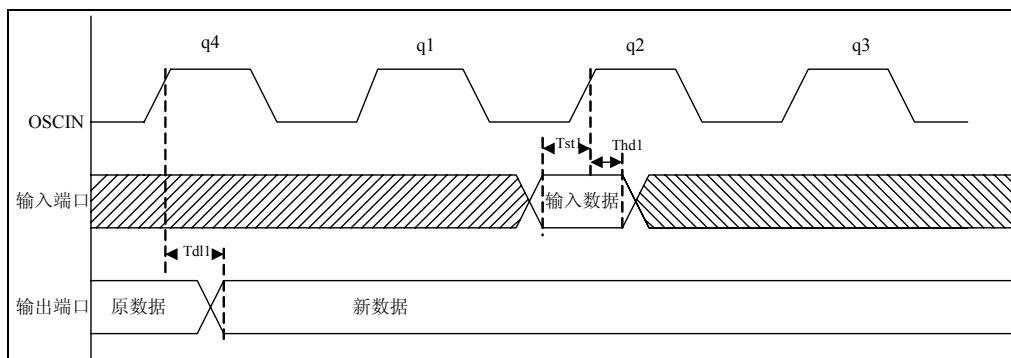


F: V_{OL} vs. I_{OL} @ $V_{DD} = 4.5V$



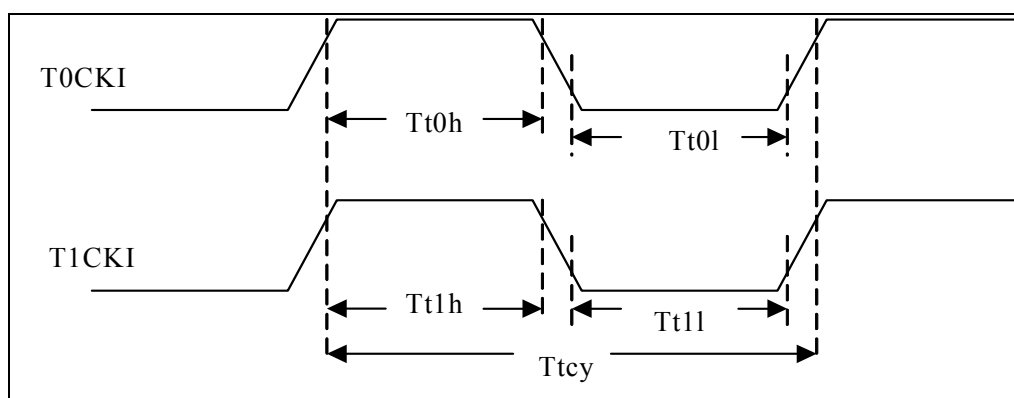
10. AC 参数特性

10.1 输入输出 AC 特性



名称	说明	最小值	典型值	最大值	单位
Td11	端口数据输出延时	—	—	150	ns
Tst1	输入端口数据建立时间	5	—	—	ns
Thd1	输入端口数据保持时间	20	—	—	ns

10.2 计数器外部输入时钟 AC 特性



名称	说明	最小值	典型值	最大值	单位
Tt1h	计数器 1 外部时钟高电平时间	Tinst	—	—	ns
Tt1l	计数器 1 外部时钟低电平时间	Tinst	—	—	ns
Tt0h	计数器 0 外部时钟高电平时间	Tinst	—	—	ns
Tt0l	计数器 0 外部时钟低电平时间	Tinst	—	—	ns
Ttcy	计数器外部时钟周期	2Tinst	—	—	ns

注：Tinst 为机器周期。

10.3 ADC 交流特性

参数名	最小值	典型值	最大值	单位
分辨率	—	—	10	bit
差分线性度 (DNL)	—	—	±1	LSB
积分线性度 (INL)	—	—	±1	LSB
失调误差 (Offset Error)	—	—	2	LSB
参考电压范围	3.5	—	$V_{DD}+0.3$	V
输入电容	—	40	—	pF
模拟输入推荐输入电阻	—	—	10k	Ω

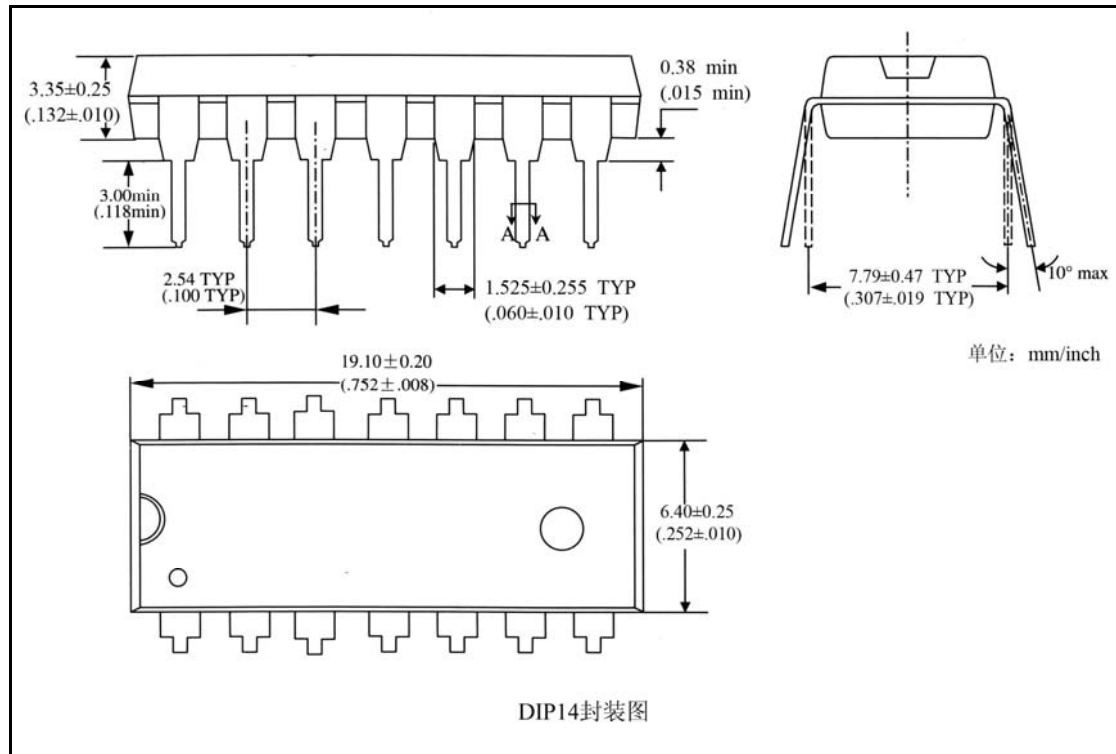
ADC 时钟源		工作频率			
选择	ADCS<2:0>	16MHz	8MHz	4MHz	1 MHz
Fosc/4	001	不推荐使用 ^{注1}	不推荐使用 ^{注1}	不推荐使用 ^{注1}	60 μ s
Fosc/16	010	不推荐使用 ^{注1}	30 μ s	60 μ s	不推荐使用 ^{注2}
Frc	X11	30 ~ 90 μ s			
Fosc/2	100	不推荐使用 ^{注1}	不推荐使用 ^{注1}	不推荐使用 ^{注1}	30 μ s
Fosc/8	101	不推荐使用 ^{注1}	不推荐使用 ^{注1}	30 μ s	120 μ s
Fosc/32	110	30 μ s	60 μ s	120 μ s	不推荐使用 ^{注2}

注1: T_{ad} 值不满足设计要求不推荐使用;

注2: 转换时间太慢。推荐选择其他分频设置。

11. 芯片封装

14 管脚 DIP 封装



14 管脚 SOP 封装

